

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-83776

(43)公開日 平成7年(1995)3月31日

(51) Int.Cl.*	識別記号	序内整理番号	F I	技術表示箇所
G 01 L 9/12				
7/00	J			
9/04	101			
H 01 L 29/84	A	9278-4M		

審査請求 有 請求項の数11 OL (全14頁)

(21)出願番号	特願平6-194288
(22)出願日	平成6年(1994)8月18日
(31)優先権主張番号	93810589.7
(32)優先日	1993年8月20日
(33)優先権主張国	ドイツ(DE)

(71)出願人 391015007  
エンドレス ウント ハウゼー ゲゼルシ  
ヤフト ミット ベシュレンクテル ハフ  
ツング ウント コンパニー  
ENDRESS U. HAUSER GE  
SELLSCHAFT MIT BESC  
HRANKTER HAFTUNG U.  
COMPANY  
ドイツ連邦共和国 マオルブルク ハオブ  
トシユトラーセ 1  
(74)代理人 弁理士 矢野 敏雄 (外2名)

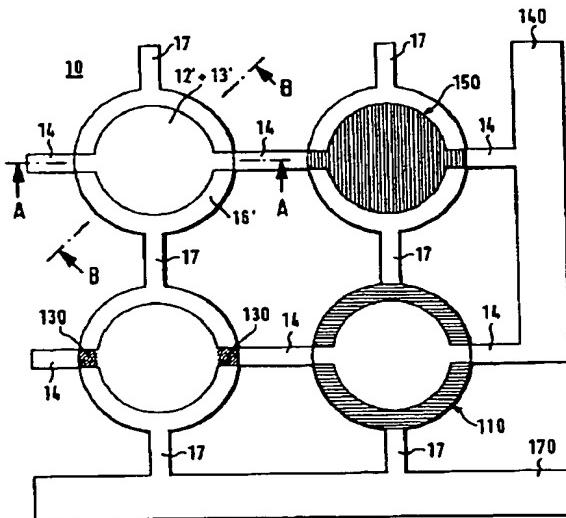
最終頁に続く

(54)【発明の名称】 容量型薄膜絶対圧センサ、抵抗型薄膜絶対圧センサおよび容量型絶対圧センサを製造するための薄膜法

(57)【要約】

【目的】 容量型および抵抗型絶対圧センサを提供する。表面微細機械加工および薄膜技術によって容量型絶対圧センサを製造する。

【構成】 容量型センサは、ガラス基板および気密に密封された空洞に接するダイヤフラムを有し、基板は、空洞側で、第1相互接続路またはそれから延びるコーナーパッドを支持する。ダイヤフラムは第1絶縁層の材料からなり、該絶縁層は少なくとも部分的に、空洞の縁で基板に強固に付着し、空洞から遠く離れた側で、頂部電極および第2絶縁層を支持する。第2絶縁層は頂部電極およびダイヤフラムを完全に覆いつつ空洞を気密に密封する。頂部電極は、ダイヤフラムの外側で第1絶縁層上へ延びる第2相互接続路を有する。抵抗型センサの場合には、基板電極は省略され、頂部電極はピエゾ抵抗からなる半または全ブリッジに代えられている。



1

## 【特許請求の範囲】

【請求項1】 ベースエレメントとしてガラス基板および気密に密封された空洞に接するダイヤフラムを包含し、

-ベースエレメントが、空洞側に、第1相互接続路またはそれから延びるコーナバッドを有する基板電極を支持し、

-ダイヤフラムは、空洞の縁でベースエレメントに少なくとも部分的に強固に付着している第1絶縁層の材料からなり、

-ダイヤフラムは、空洞から遠く離れた側に、頂部電極および頂部電極およびダイヤフラムを完全に覆いかつ空洞を気密に密封する第2絶縁層を支持し、

-頂部電極は、それからダイヤフラムの外側で第1絶縁層上へ延びる第2相互接続路を有する、容量型絶対圧センサ。

【請求項2】 ベースエレメントとしてガラス基板および気密に密封された空洞に接するダイヤフラムを包含し、

-ダイヤフラムが、空洞の縁のまわりでベースエレメントに強固に付着している第1絶縁層の材料からなり、

-ダイヤフラムは、空洞から遠く離れた側に、ビエゾ抵抗半ブリッジまたはビエゾ抵抗全ブリッジおよびダイヤフラムを完全に覆う第2絶縁層を支持し、

-ビエゾ抵抗半または全ブリッジが、それからダイヤフラムの外側でベースエレメント上へ延びるリード線を有する、抵抗型薄膜絶対圧センサ。

【請求項3】 ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法において、記載の順序で、

a) ベースエレメントとして役立つガラス基板の全表面に形成すべき基板電極を含有する第1金属層を蒸着する工程；

b) 全表面に、空洞の高さを規定しかつ形成すべき犠牲層を含有するパターン形成可能材料層を蒸着する工程；

c) パターン形成可能材料層および第1金属層を、単一の第1ホトレジスト工程で、基板電極、それと連結した第1相互接続路、および実際に基板電極および第1相互接続路を同時に形成するためエッチングすることによりパターン形成し、これによりガラス基板を部分的に露出する工程；

d) 全表面に、ダイヤフラムを含有する第1絶縁層を蒸着し、第1絶縁層をc)工程で露出したガラス基板の範囲に、犠牲層に隣接する縁範囲においてさえ、強固に付着する工程；

e) 全表面に蒸着したホトレジスト層中に、開口が、犠牲層に隣接する第1絶縁層の縁範囲上へ延びる、形成すべき頂部電極および頂部電極と連結した第2相互接続路と合致するホトレジストマスクを形成する工程；

2

f) ホトレジストマスクの全表面に、頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程により除去する工程；

h) 頂部電極および第2相互接続路により覆われてない第1絶縁層の部分をエッチング除去する工程；

i) 犠牲層を、第1相互接続路の上方にある部分から出発して、横方向エッチングによって除去する工程；

k) 空洞を、全表面に第2絶縁層を真空中で蒸着することにより気密に密封する工程を包含する、容量型絶対圧センサを製造するための薄膜法。

【請求項4】 ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法において、記載の順序で、

a) ベースエレメントとして役立つガラス基板の全表面に、基板電極を含有する第1金属層を蒸着する工程；

b) 全表面に、空洞の高さを規定しかつ形成すべき犠牲層を含有するパターン形成可能材料層を蒸着する工程；

20 c') パターン形成可能材料層および第1金属層を、单一の第1ホトレジスト工程で、基板電極、それと連結したコーナバッド、および実際に基板電極およびコーナバッドと合致する犠牲層を同時に形成するためエッチングすることによりパターン形成する工程；

d') 全表面にダイヤフラムを含有する第1絶縁層を蒸着し、該絶縁層を、c')工程で露出したガラス基板の範囲に、犠牲層に隣接する4つの横方向範囲においても、強固に付着しかつ引き続き犠牲層にエッチング剤を適用するため第1絶縁層中へ開口を、該開口が1つの絶対圧センサの4つのコーナバッドの少なくとも一部分の上方にあるようにエッチングする工程；

e) ホトレジストマスクの全表面に頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程により除去する工程；

i') 犠牲層を、開口を通して垂直エッチングおよび横方向エッチングによって除去する工程；および

k') 開口およびこうして空洞を、第2絶縁層を真空中で蒸着することによって気密に密封する工程を包含する、容量型絶対圧センサを製造するための薄膜法。

【請求項5】 ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法において、記載の順序で、

a) ベースエレメントとして役立つガラス基板の全表面に、形成すべき基板電極を含有する第1金属層を蒸着する工程；

b") 全表面に、空洞の高さの最初の部分を規定する、形成すべき犠牲層の最初の部分層を含有する第1パターン形成可能材料層を蒸着する工程；

50 c") パターン形成可能材料層および第1金属層を、

单一の第1ホトレジスト工程で、基板電極およびそれと連結した第1相互接続路、および実際に基板電極および第1相互接続路と合致する第1部分層を同時に形成するためエッチングすることによりパターン形成する工程；  
c'') 全表面に、空洞の残存する高さを規定しかつ形成すべき犠牲層の第2部分層および直径の反対側の2つのコーナ延長部を含有する第2パターン形成可能材料層を蒸着し、第2パターン形成可能材料層を第2ホトレジスト工程で、第1部分層を完全に覆うようにパターン形成する工程；

d'') 全表面に、ダイヤフラムを含有する第1絶縁層を、該第1絶縁層が工程c'') 後になお露出しているガラス基板の範囲に強固に付着するように蒸着し、犠牲層にエッチング剤を引き続き適用するため第1絶縁層中へコーナ延長部上に開口をエッチングする工程；

e'') 全表面に蒸着したホトレジスト層中に、開口が形成すべき頂部電極およびそれと連結した第2相互接続路と合致しかつ基板電極と整合するホトレジストマスクを形成する工程；

f) ホトレジストマスクの全表面に、頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程により除去する工程；

i'') 犠牲層を、開口を通して垂直エッチングおよび横方向エッチングすることにより除去する工程；

k'') 開口および空洞を、第2絶縁層を真空中で蒸着することにより気密に密封する工程を包含する、容量型絶対圧センサを製造するための薄膜法。

【請求項6】 ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法において、記載の順序で、

a') ベースエレメントとして役立つガラス基板の全表面に、形成すべき基板電極を含有する第1金属層を蒸着し、該第1金属層を、基板電極およびそれと連結した第1相互接続路を形成するため、第1ホトレジスト工程でパターン形成する工程；

b'') 全表面に、空洞の高さの最初の部分を規定しかつ形成すべき犠牲層の第1部分層を含有する第1パターン形成可能材料層を蒸着し、該第1パターン形成可能材料層を、第2ホトレジスト工程で、基板電極を完全に覆うようにパターン形成する工程；

c'') 全表面に、空洞の高さの残存部分を規定しかつ形成すべき犠牲層の第2部分層および直径の反対側にある2つのコーナ延長部を含有する第2パターン形成可能材料層を蒸着し、該第2パターン形成可能材料層を第3ホトレジスト工程で、第1部分層を完全に覆うようにパターン形成する工程；

d'') 全表面に、ダイヤフラムを含有する第1絶縁層をエッチングして、該第1絶縁層がc'') 工程後になお露出しているガラス基板の範囲に強固に付着するよう

にし、かつ第1絶縁層中へコーナ延長部の上方に、犠牲層にエッティング剤を引き続き適用するため開口をエッチングする工程；

e'') 全表面に蒸着したホトレジスト層中に、開口が形成すべき頂部電極およびそれと接続した第2相互接続路と合致しかつ基質電極と整合するホトレジストマスクを形成する工程；

f) ホトレジストマスクの全表面に、頂部電極を含有する第2金属層を蒸着する工程；

10 g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程によって除去する工程；

i'') 犠牲層を、開口を通して垂直エッチングおよび横方向エッチングによって除去する工程；

k'') 開口、それと共に空洞を、第2絶縁層を真空蒸着することにより気密に密封する工程を包含する、容量型絶対圧センサを製造するための薄膜法。

【請求項7】 第1金属層および基板電極に使用される材料および／または第2金属層、それと共に頂部電極に使用される材料がクロムである、請求項3から6までのいずれか1項記載の薄膜法。

20 【請求項8】 材料層に使用される材料がアルミニウムである、請求項3から6までのいずれか1項記載の薄膜法。

【請求項9】 第1および第2絶縁層がSiO<sub>2</sub>からなり、プラズマ化学蒸着によって適用される、請求項3から6までのいずれか1項記載の薄膜法。

【請求項10】 頂部電極が第1絶縁層をパターン形成するためのマスクとして使用される、請求項3記載の薄膜法。

30 【請求項11】 犠牲層の第2部分層が犠牲層の第1部分層よりも薄い、請求項5または6記載の薄膜法。

#### 【発明の詳細な説明】

#### 【0001】

【産業上の利用分野】 本発明は、ベースエレメントおよび気密密封された空所を仕切るダイヤフラムを有する薄膜絶対圧センサおよびかかるセンサの製造に関する。

#### 【0002】

【従来の技術】 かかる絶対圧センサはこれまで知られていないなかった。文献は半導体プロセスによって製造されるこれらの圧力センサを記載するにすぎない。

#### 【0003】

たとえば、雑誌“J. Phys. E: Sci. Instrum.”第20巻(1987年)第1469頁～第1471頁には単結晶シリコン基板上に多結晶シリコンダイヤフラムが設けられていて、ダイヤフラムが基板から電気的に絶縁されていない圧力センサが記載されている。ダイヤフラムははじめにSiO<sub>2</sub>犠牲層上に沈積させ、次に該層をダイヤフラムの下方で除去する。

#### 【0004】

こうして、多結晶ダイヤフラムとシリコン基板の間の境界に空洞荷電領域が形成するので、この圧

40 50

力センサのキャパシタンスは、ひずみおよび温度依存性である。さらに、キャパシタンスは、低周波数検出によってではなく、高周波数検出によってのみ測定することができる。

【0005】雑誌“VDI Berichte”No. 9391992号、第185頁～第190頁には、単結晶シリコン基板が、窒化ケイ素膜によって該基板から絶縁されている多結晶シリコンダイヤフラムを支えている高圧センサが記載されている。

【0006】シリコン基板から絶縁されているポリシリコンダイヤフラムを有する類似の圧力センサおよびかかるセンサの製造法は、ドイツ国特許(DE-A)第4004179号に記載されている。

【0007】雑誌“Sensors and Actuators”、第28巻(1991年)第133頁～第146頁に記載されているように、シリコン上に蒸着させたポリシリコンフィルムはビルトインされた圧縮ひずみを示す。これが圧力/キャパシタンス特性のヒステリシスを生じ、圧力変化に対する圧力センサの応答を悪化する。

【0008】ポリシリコンダイヤフラムの場合、蒸着したままのダイヤフラム中の圧縮ひずみは、製造方法を、ダイヤフラム中に定義された引張りひずみが形成するように変更することによって防止しうるにすぎない。

【0009】これら従前技術の圧力センサの場合および雑誌“Sensors and Actuators”、第A21-A23巻(1990年)、第1053頁～第1059頁に記載されたセンサにおいては、最初の蒸着によりSiO<sub>2</sub>捨て層を形成させ、次いでポリシリコンダイヤフラムを蒸着し、引き続きフッ化水素酸中のエッチングにより犠牲層を除去する。

【0010】しかし、これは別の欠点を有する。フッ化水素酸中のエッチングの後、引き続いて脱イオン水中ですすぎ、乾燥するが、薄いポリシリコンダイヤフラムが一般にシリコン基板面に粘着する。これは、上述した先行技術に詳述した複雑で費用のかかる対策を講じることによって防止しうるにすぎない。

【0011】さらに、エッチングおよびその後の結果としてシリコン基板およびポリシリコンダイヤフラムの表面に存在する静電場が、好ましくないダイヤフラムの偏向を生じる。この偏向を除去するためには、バイアス電圧が必要である。

【0012】ドイツ国特許(DE-A)第3723561号は、形成される空洞を規定する犠牲層を、ダイヤフラム面内に存在する、最初の絶縁層中の開口を通してエッチング除去する容量型圧力センサの、別の半導体製造方法を記載する。しかし、この場合、頂部電極の材料が空洞中へ侵入しうる。これが、圧力センサの電気的特性を減損する。

【0013】これを防止するために、第1絶縁層の開口

に関して変位された複数の開口を有する第2絶縁層を設けて、頂部電極の材料が空洞中へ侵入するのを防止する。しかし、この第2絶縁層は製造がかなり複雑である。

#### 【0014】

【発明が解決しようとする課題】本発明の根底をなす課題は、抵抗型および容量型絶対圧センサを提供することおよび該センサを、

—容量型薄膜絶対圧センサ中の少なくとも1つのコンデンサーの電極が相互に高い絶縁抵抗を有する、

—抵抗および容量型薄膜絶対圧センサ中のそれぞれのダイヤフラムが完成した状態で小さい引張りひずみしか示さない、

—ダイヤフラムが基板に粘着するのを防止するために蒸着工程を必要としない、

—過負荷の場合に基板に対して抵抗する場合でも、広い圧力範囲にわたって測定信号を提供する、

—測定信号が実質的に温度独立性である、および

—少数の化学蒸着および写真平版工程しか必要としない、表面微細機械加工および薄膜技術によって製造する方法を提供することである。

#### 【0015】

【課題を解決するための手段】この課題の第1解決手段は、ベースエレメントとしてガラス基板および気密に密封された空洞に接するダイヤフラムを包含し、

—ベースエレメントが、空洞側に、第1相互接続路またはそれから延びるコーナーバッドを有する基板電極を支持し、

—ダイヤフラムは第1絶縁層の材料からなり、少なくとも部分的に、空洞の縁でベースエレメントに密接に付着し、

—ダイヤフラムは、空洞から遠い側に、頂部電極および頂部電極を完全に覆う第2絶縁層およびダイヤフラムを完全に覆いかつ空洞を気密に密封し、

—頂部電極は、それから、ダイヤフラムの外側の第1絶縁層上へ延びる第2相互接続路を有する、容量型薄膜絶対圧センサを提供することである。

【0016】課題に対する第2解決手段は、ベースエレメントとしてガラス基板および気密に密封された空洞に接するダイヤフラムを包含し、

—ダイヤフラムは第1絶縁層の材料からなり、空洞の縁のまわりでベースエレメントに密接に付着し、

—ダイヤフラムは、空洞から遠い側に、ビエゾ抵抗性半ブリッジまたはビエゾ抵抗性全ブリッジ、および該ブリッジおよびダイヤフラムを完全に覆う第2絶縁層を支持し、

—ビエゾ抵抗性半または全ブリッジは、それからダイヤフラムの外側でベースエレメントに延びるリード線を有する抵抗型薄膜絶対圧センサを提供することである。

【0017】課題に対する第3解決手段は記載の順序

で、

a) ベースエレメントとして役立つガラス基板の全表面に、形成すべき基板電極を含有する第1金属層を蒸着する工程；

b) 全表面に、空洞の高さを規定しかつ形成すべき犠牲層を含有するパターン形成可能材料層を蒸着する工程；

c) パターン形成可能材料層および第1金属層を、単一の第1ホトレジスト工程でエッチングにより、基板電極、それと相互に連結した第1相互接続路、および実際にベース電極および第1相互接続路と合致する犠牲層を同時に形成し、これにより部分的にガラス基板を露出させる工程；

d) 全表面にダイヤフラムを含有する第1絶縁層を蒸着して、第1絶縁層を、ガラス基板の工程c)で露出した区域に、犠牲層に続く縁区域でさえも強固に付着する工程；

e) 全表面上へ蒸着したホトレジスト層中に、その開口が形成すべき頂部電極と合致する、犠牲層の次の第1絶縁層の縁区域上へ延びるホトレジストマスクを、頂部電極と接続している第2相互接続路と共に形成する工程；

f) ホトレジストマスクの全表面に、頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程により除去する工程；

h) 頂部電極および第2相互接続路により覆われていない、第1絶縁層の部分をエッチング除去する工程；

i) 犠牲層を、第1相互接続路上に存在する部分から出発し、横方向エッチングにより除去する工程；

k) 空洞を、全表面に第2絶縁層を蒸着することにより気密に密封する工程を包含する、ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法を提供することである。

【0018】課題の第4解決手段は、記載の順序で、

a) ベースエレメントとして役立つガラス基板の全表面に、形成すべき基板電極を含有する第1金属層を蒸着する工程；

b) 全表面上へ、空洞の高さを規定しかつ形成すべき犠牲層を含有するパターン形成可能材料層を蒸着する工程；

c') パターン形成可能材料層および第1金属層を、基板電極、それと連結しているコーナバッドおよび実際に基板電極およびコーナバッドと合致する犠牲層を同時に形成するため、単一の第1ホトレジスト工程でエッチングによりパターン形成し、これによりガラス基板を部分的に露出させる工程；

d') 全表面上へダイヤフラムを含有する第1絶縁層を蒸着して、該絶縁層を工程c')で露出したガラス基

板の区域に、犠牲層に隣接する4つの横方向区域でさえも強固に付着させ、引き続き犠牲層にエッティング剤を適用するため第1絶縁層中に、1つの絶対圧センサの4つのコーナバッドの少なくとも一部上に存在する開口をエッチングする工程；

e') 全表面に蒸着したホトレジスト層中に、その開口が形成すべき頂部電極およびそれと接続した相互接続路と合致しかつコーナバッドなしの基板電極と整合されているホトレジストマスクを形成する工程；

10 f) ホトレジストマスクの全表面に頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程により除去する工程；

i') 開口を通して垂直方向エッチングおよび横方向エッチングによって犠牲層を除去する工程；および

k') 開口、従って空洞を、第2絶縁層を真空蒸着によって気密に密封する工程を包含する、ベースエレメントおよび気密に密封された空洞に接する実質的に長方形または正方形のダイヤフラムを有する容量型絶対圧センサを製造するための薄膜法を提供することである。

【0019】上記課題に対する第5解決手段は、記載の順序で、

a) ベースエレメントとして役立つガラス基板の全表面上に、形成すべき基板電極を含有する第1金属層を蒸着する工程；

b') 全表面上に、形成すべき犠牲層の、空洞の高さの最初の部分を規定する第1部分層を含有する第1パターン形成可能材料層を蒸着する工程；

30 c') パターン形成可能材料層および第1金属層を、基板電極、それと接続した第1相互接続路、および実際に基板電極および第1相互接続路と合致する第1部分層を同時に形成するためにパターン形成する工程；

c'') 全表面に、空洞の高さの残部を規定しかつ形成すべき犠牲層の第2部分層を含有する第2パターン形成可能材料層および直径の反対側の2つのコーナ延長部を蒸着し、該第2パターン形成可能材料層を第2ホトレジスト工程で、第1部分層を完全に覆うようにパターン形成する工程；

d') 全表面上にダイヤフラムを含有する第1絶縁層を蒸着し、該第1絶縁層を、工程c'')後にお露しているガラス基板の区域に強固に付着させ、引き続き犠牲層にエッティング剤を適用するためコーナ延長部の上方の第1絶縁層中へ開口をエッチングする工程；

e') 全表面に蒸着したホトレジスト層中に、開口が形成すべき頂部電極およびそれと接続した第2相互接続路と合致しかつ基板電極と整合しているホトレジストマスクを形成する工程；

40 f) ホトレジストマスクの全表面に頂部電極を含有する第2金属層を蒸着する工程；

g) ホトレジストマスクを第2金属層のオーバーラッ

- ブ部分と共に、剥離工程により除去する工程；  
 i' ) 犀牲層を、開口を通して垂直エッチングおよび横方向エッチングすることによって除去する工程；  
 k' ) 開口、ひいては空洞を、真空中で第2絶縁層を蒸着することにより気密に密封する工程を包含する、ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧力センサを製造するための薄膜法を提供することである。  
 【0020】上記課題の第6解決手段は、記載の順序で、  
 a' ) ベースエレメントとして役立つガラス基板の全表面に、形成すべき基板電極を含有する第1金属層を蒸着し、引き続き第1金属層を、基板電極およびそれと接続した第1相互接続路を形成するための第1ホトレジスト工程でバターン形成する工程；  
 b"') 全表面に、空洞の高さの最初の部分を規定しかつ形成すべき犀牲層の第1部分層を含有する第1バターン形成可能材料層を蒸着し、第1バターン形成可能材料層を第2ホトレジスト工程で、基板電極を完全に覆うようにバターン形成する工程；  
 c"') 全表面に、空洞の高さの残存部分を規定しかつ形成すべき犀牲層および直径の反対側にある2つのコーナ延長部を含有する第2バターン形成可能材料層を蒸着し、該第2バターン形成可能材料層を第3ホトレジスト工程で、第1部分層を完全に覆うようにバターン形成する工程；  
 d") 全表面上に、ダイヤフラムを含有する第1絶縁層を、該第1絶縁層が、  
 e") 工程後なお露出しているガラス基板の範囲に強固に付着するように蒸着し、次に犀牲層にエッチング剤を適用するため、コーナ延長部上方で第1絶縁層中へ開口をエッチングする工程；  
 f) 全表面に蒸着したホトレジスト層中に、形成すべき頂部電極およびそれと接続した第2相互接続路と合致しかつ基板電極と整合しているホトレジストマスクを形成する工程；  
 g) ホトレジストマスクの全表面上へ、頂部電極を含有する第2金属層を蒸着する工程；  
 h) ホトレジストマスクを第2金属層のオーバレイ部分と共に剥離工程によって除去する工程；  
 i' ) 犀牲層を、開口を通して垂直エッチングおよび横方向エッチングすることによって除去する工程；および  
 k' ) 開口、ひいては空洞を、真空中での第2絶縁層を蒸着することにより気密に密封する工程を包含する、ベースエレメントおよび気密に密封された空洞に接するダイヤフラムを有する容量型絶対圧力センサを製造するための薄膜法を提供することである。
- 【0021】独立請求項のこれらの引用においては、同じ文字または若干の請求項中のそれぞれの特徴の同一性

- を指示し、同じ文字と共に使用したアポストロフィーはこれらの特徴が大体において等しいが、細部が相違することを指示する。  
 【0022】第1金属層および／または第2金属層の材料は、望ましくはクロムである。犀牲層に対しては、望ましくはアルミニウムが使用される。絶縁層は望ましくはSiO<sub>x</sub>の層であり、プラズマ蒸着法により適用される。  
 【0023】本発明の第1実施形においては頂部電極は、第1絶縁層をバターン形成するためのマスクとして使用できる。  
 【0024】本発明の利点の1つは、上述した従前技術の圧力センサを製造するための半導体法とは異なり、本発明においては拡散工程は必要でない。  
 【0025】上述した、ポリシリコンダイヤフラムを有する半導体圧力センサとは異なり、本発明による絶対圧力センサは絶縁材料のダイヤフラム、望ましくはSiO<sub>x</sub>ダイヤフラムを有する。  
 【0026】本発明は、添付図面と関連してなされた実施例の下記の記載から一そう明らかになる。  
 【0027】  
 【実施例】図1は、下記に説明するように、第1実施例によって製造される本発明の第1実施形による4つの円形絶対圧センサアレーの平面図である。これら4つの絶対圧センサのうち、上方左側のものだけが標準形で示され、他の3つのそれぞれの場合には、下記に説明する特徴的部分がハッチングにより強調されている。  
 【0028】図2(A)～(H)は、連続工程の結果を示す、図1のA-A線またはB-B線による断面図である。  
 【0029】製造は、ベースエレメントとして役立つガラス基板11で開始する。望ましくはクロムからなり、なかんずく形成すべき基板電極を含有する第1金属層12は、基板の全表面に蒸着し、これはたとえば蒸発によって行なうともできる。クロム金属層の厚さは、たとえば100nmである。  
 【0030】ここで使用したような用語“全表面に蒸着”は与えられた工程のはじめに既に存在する構造の全表面上へ蒸着し、こうして該表面を完全に覆うことを表わす。  
 【0031】完成した絶対圧センサの空洞の高さを規定しかつ形成すべき犀牲層13'を含有する、望ましくはアルミニウムのバターン形成可能金属層13を、第1金属層12の全表面に蒸着する。アルミニウムからなっている場合、金属層はたとえば500nmの厚さを有する。  
 【0032】この工程の結果は図1のA-A線断面図である図2に示されている。  
 【0033】次に、材料層13および第1金属層12を、周知のようなエッチングマスクとして適当なホトレジスト工程で、バターン形成する。

ジストマスクを使用する单一の第1ホトレジスト工程でパターン形成し、一方で個々の基板電極12'は互いに分離され、他方で基板電極12'から伸びている相互接続路14は残留するようにする。この工程により、犠牲層13'が基板電極および相互接続路上に形成する(図1のB-B線断面図である図2(B)参照)(相互接続路は図2(B)には見えない)。

【0034】この第1金属層12および材料層13の共通パターン形成は、同じホトレジストマスクを通し、2つのエッティング工程で、即ち(アルミニウム)材料層13をエッティングするための第1エッティング工程および引き続く(クロム)金属層12をエッティングするための第2エッティング工程で行なわれる。

【0035】図1に見ることができるように、複数の絶対圧センサを同時に製造しかつ並列に電気的に接続すべき場合にはこれらの絶対圧センサの基板電極12'を相互接続しかつ基板電極接点パッド140に通じる水平の相互接続路14を設ける。

【0036】絶対圧センサをシングルで使用すべき場合にはもちろん、それぞれの絶対圧センサのため、図1に示した2つの相互接続路14の1つを省略することができる。

【0037】これまでに形成した構造上へ、即ち犠牲層13'およびガラス基板11の表面に、第1絶縁層15を蒸着し、該層の一部はあとでダイヤフラム15'になる。この絶縁層15は望ましくはSiO<sub>2</sub>からなり、プラズマ化学蒸着法により適用され、かつたとえば3μmの厚さを有する(図1のB-B線断面図である図2(C)参照)

絶縁層15は、基板電極12'に続く縁区域110においてさえ、ガラス基板11と強固な結合を形成する。これは、図1に右下方に水平のハッキングを施した区域110によって示されている。相互接続路14および犠牲層13'のオーバレイ部分の上方にはハッキングが存在しない、それというのも絶縁層はここでエッティング除去されるからである。

【0038】次に、これまでに形成した構造の全表面をホトレジスト層で覆う。該層中にホトレジストマスクを形成し、その開口は、犠牲層13'に続く第1絶縁層15の縁区域に伸びている、形成すべき頂部電極16'および頂部電極16'に連結される、形成すべき第2相互接続路17と合致する。次いで、頂部電極16'を含有する第2金属層を、ホトレジストマスクの全表面に蒸着する。次に、第2金属層のオーバレイ部分を有するホトレジストマスクを、剥離工程によって除去する。これは、たとえばアセトン浴中で超音波の作用下に行なわれる。こうして、第2金属層のうち頂部電極16'および相互接続路17が残留する(図1のB-B線断面図である図2(D)参照)。

【0039】次いで、頂部電極16'および第2相互接

続路17によって覆われてない第1絶縁層15の部分をエッティング除去して、なかんずく相互接続路14上方にある犠牲層13'の部分を露出する(図1のB-B線による断面図を示す図2(E)参照)。第1絶縁層15がSiO<sub>2</sub>からなる場合には、エッティングは望ましくはCF<sub>4</sub>-O<sub>2</sub>プラズマ中で実施される。

【0040】次に、犠牲層13'を横方向エッティングによって除去する。エッティングは、頂部電極16'の縁で相互接続路14を覆う場所130においてはじまり、この場所からエッティング剤は第1相互接続路14を覆う犠牲層13'の部分をエッティング除去した後、ダイヤフラム15'の下方へ侵入し、内部へエッティングし続ける。

【0041】こうして空洞が形成される、即ち上述の空洞は基板電極12'およびダイヤフラム15'によって分離されている(図1のA-A線による断面図である図2(F)参照)。

【0042】ダイヤフラム15'を含有する第1絶縁層に関してこの横方向エッティングの結果は、図1の右上方に、絶縁層15の覆われてない部分を表わす垂直なハッキングを施した区域150によって示されている。ダイヤフラム15'も相互接続路14のそれぞれの部分の上方で露出されている。

【0043】最後に、空洞18を、側方に開いた個所130中で、構造の全表面に第2絶縁層19を真空中で蒸着することによって気密に密封する。こうして密封した後空洞を排気する、これは周知のように絶対圧センサにとり重要である。

【0044】第2絶縁層19は絶対圧センサの保護層としても使用される(図1のB-B線による断面図を示す図2(G)および図1のA-A線による断面図を示す図2(H)参照)。

【0045】第2絶縁層19も、望ましくはSiO<sub>2</sub>からなり、プラズマ化学蒸着法によって適用され、たとえば3μmの厚さを有する。

【0046】上述したように、第2金属層のパターン形成の間、第1金属層12のパターン形成の間と同様に、頂部電極16'の延長部である相互接続路17はそのままである。図1に示したように、複数の絶対圧センサを同時に製造し、電気的に並列に接続すべき場合には、垂直方向に直径の反対側に配置されている、センサ1個につき2個の相互接続路17を設け、該接続路は個々の絶対圧センサの頂部電極16'を相互接続し、頂部電極接觸パッド170に通じている。絶対圧センサをシングルで使用すべき場合には、もちろん2つの相互接続路の1つは省略することができる。

【0047】図1と比較可能な図3は、下記に説明するように、第2の方法実施形により製造された、本発明の第1実施形による4つの実質的に方形の絶対圧センサアレー20の平面図である。図3(A)において、絶対圧センサの異なる層および部分は異なるハッキングにより

強調され、図3(B)は完成した絶対圧センサの平面図を示す。

【0048】図4(A)～(H)は、図3のA-A線による断面図であって、連続する工程の結果を示す。

【0049】本発明の第2の方法実施形は、第1の方法実施形と同様に、ガラス基板21ではじまり、その1つの表面だけが図4(A)～(H)において、簡易化のため、それぞれの断面図の下線として認めることができる。

【0050】ガラス基板21上に、たとえば蒸発により、望ましくはクロムからなり、なかんずく形成すべき基板電極22'を含有する第1金属層22を製造する。クロム基板電極の厚さは、たとえば再び100nmである。

【0051】第1金属層21は、完成した絶対圧センサの空洞28の高さを規定するパターン形成可能材料層23、望ましくはアルミニウム層で覆う。この層がアルミニウムからなる場合、その厚さはたとえば500nmである。これらの工程の結果は図4(A)に示されている。

【0052】次に、パターン形成可能材料層23および第1金属層22を、单一の第1ホトレジスト工程でエッチングして基板電極22、それと接続したコーナーバッド22'、および基板電極およびコーナーバッドと実際に合致する犠牲層23'を同時に形成しがガラス基板21の表面区域を露出させることによってパターン形成する(図4(C)参照)。

【0053】金属層22および材料層23のこの共通パターン形成を、2つのエッチング工程、即ち(アルミニウム)材料層23をエッチングするための第1エッチング工程および(クロム)金属層22をエッチングするための第2エッチング工程で、同じホトレジストマスクを通して再び実施する。これら2つのエッチング工程の結果は図4(B)および(C)にそれぞれ示されている。

【0054】本発明の第2工程において、図1におけると同様に、基板電極のための接触バッドを設けることができ；このバッドは図解の便宜上図3には示されていない。次の工程において、全表面上へ、ダイヤフラム25'を含有する第1絶縁層25を蒸着し、該層は基板電極22'に隣接する4つの側方区域210においてさえ、ガラス基板21の露出部分に強固に付着する。

【0055】この絶縁層25は望ましくは、プラズマ化学蒸着によって蒸着したSiO<sub>2</sub>からなり、たとえば3μmの厚さを有する(図4(D)参照)。上述した側方区域210において、絶縁層25はガラス基板21と強固な結合を形成する。

【0056】その後、犠牲層23'にエッチング剤を引き続き供給するための開口230を、絶対圧センサのそれぞれ1つに属する4つのコーナーバッド24の少なくとも1部を覆う第1絶縁層25中へエッチングする。望ま

しくは、開口230をそれぞれ、直徑の反対側の2つのコーナーバッド上に形成する(図4(E)および図3(A)参照)。これらの図面においてはかかる開口230は左上方に市松模様がつけられており、それにより該開口230が形成すべきダイヤフラム25'の外側で、絶対圧センサの周辺部に蒸着されていることが明らかである。

【0057】絶縁層25がSiO<sub>2</sub>からなる場合、エッチングは望ましくはCF<sub>4</sub>-O<sub>2</sub>プラズマ中で行なわれる。このエッチングの間、犠牲層23'はガラス基板が表面でエッチングされるのを防止し；第1実施形においてはこの表面エッチングは許容される。

【0058】次に、全表面に蒸着したホトレジスト層中にホトレジストマスクを形成する。マスクの開口は、一方では、形成すべき頂部電極26'と合致し、他方では、頂部電極は26'と接続する水平および垂直の相互接続路と合致し、(コーナーバッド24に関係なく)基板電極22'と整合している(図3(A)および(B)および図4(F)中の斜めにハッチングを施した区域参照)。

【0059】次に、ホトレジストマスクの全表面を、頂部電極26'を含有する第2金属層で被覆する。その後、上述した第1実施形におけるように、オーバレイ部分を有するホトレジストマスクを剥離工程によって除去する。こうして、第2金属層のうち、頂部電極26'およびそれと接続した相互接続路27が残留する(図4(F)参照)。

【0060】次の工程において、犠牲層23'を開口230中の垂直エッチングおよびダイヤフラム25'下方での側方エッチングによって形成する。基板電極22'およびダイヤフラム25'は空洞28によって分離されている(図4(G)参照)。

【0061】最後に、開口230およびこうして空洞28を、第2絶縁層29を真空蒸着することにより気密に密封する(図4(H)参照)。第2絶縁層29も、望ましくはSiO<sub>2</sub>からなり、プラズマ化学蒸着によって適用され、たとえば3μmの厚さを有する。

【0062】図5(図1および図3よりもより概略的平面図)は、下記に説明するような第3方法実施形によって製造された本発明の第1実施形による4つの垂直な方形絶対圧センサ30の配列を示す。

【0063】図6(A)～(H)は、連続工程の結果を示す図5のA-A線による断面図である。

【0064】本発明の第3方法実施形においては、単一工程で蒸着した犠牲層の代りに、2工程で蒸着し、こうして第1部分層33'および第2部分層33''からなる犠牲層33を使用する。

【0065】それ故、形成すべき基板電極32'を含有する金属層32をガラス基板31上に蒸着する(図6(A)参照)。図6(A)～(H)には図4(A)～

(H)におけるようにガラス基板31の1つの表面のみが、それぞれの断面図の下縁として認めることができる。

【0066】この工程後、全表面を、なお形成すべき空洞38の高さの最初の部分を規定しかつ形成すべき犠牲層33の第1部分層33'を含有する第1パターン形成可能材料層で被覆する。

【0067】次いで、第1材料層および第1金属層32を、単一の第1ホトレジスト工程でパターン形成すると同時に基板電極32'、それと結合した第1相互接続路34、および基板電極および相互接続路と合致する第1部分層33'を形成する。基板電極に対して使用した材料がクロムであり、部分層材料がアルミニウムである場合、これは適当なエッティング剤を、同じホトレジストマスクを通して適用することにより、第1方法実施形におけるように連続的に行なわれる。

【0068】その後、空洞38の高さの残部を規定する、形成すべき犠牲層33の第2部分層33"および直径の反対側の2つのコーナ延長部310を含有する第2パターン形成可能材料層を全表面に蒸着し、こうして第2ホトレジスト工程により、第1部分層33'、従ってその下にある基板電極32'を完全に覆うようにパターン形成する(図6(C)参照)。こうして第2部分層33"は第1部分層33'および基板電極32'のまわりに、ガラス基板31に強固に付着している被覆範囲331を有する。

【0069】この点で、ここで使用した“覆う”および“被覆”は既に形成した構造上に蒸着した層が、この構造の全周を超えてこの構造を支持する層上へ延びて、この層に強固に付着することを意味する。

【0070】第2部分層33"は望ましくは第1部分層よりも薄い。それ故、全犠牲層33は、図6Cに認めることができるように、段付である。

【0071】全表面上へ、ダイヤフラム35'を含有する第1絶縁層35を蒸着して(図5および図6(D)参照)、この層が先行工程後になお露出しているガラス基板31の範囲に強固に付着するようにする。第1絶縁層35中に、犠牲層33にエッティング剤を引き続いて供給するための開口330を、第2部分層33"の被覆範囲331中のコーナ延長部310上にエッティングする(図5および図6(E)参照)。絶縁層35がSiO<sub>2</sub>からなる場合にはエッティングは再び望ましくはCF<sub>x</sub>-O<sub>y</sub>、プラズマ中で実施する。このエッティング工程の間、第2部分層が、ガラス基板が表面でエッティングされるのを防止する。

【0072】次に、全表面にホトレジスト層中にホトレジストマスクを形成する。その開口は、形成すべき頂部電極36'およびそれと接続した第2相互接続路37と合致し、基板電極32'を整合している。次いで、全ホトレジストマスクを、頂部電極36'および第2相互接

続路37を含有する第2金属層で覆う。次に、第2金属層36のオーバーレイ部分を有するホトレジストマスクを、剥離工程により除去する。これは図6(F)に示した構造を与える；頂部電極36'および第2相互接続路37が残留する。

【0073】次いで、犠牲層33を、開口330を通して垂直エッティングおよび横方向エッティングすることにより除去して、犠牲層33の場所でダイヤフラム35'の下方に空洞38が形成する。これは2工程で行なわれ、その第1工程は開口330近くの第2部分層33"の一部分のみを除去する。こうして、残留第2部分層33"および第1部分層33'、つまり全犠牲層33を引き続いてエッティングするためのエッティング路が形成する。この工程の結果は図6(G)に認めることができる。

【0074】最後に、開口330、従って空洞38を、真空中で第2絶縁層39を蒸着することにより気密に密封する(図6(H)参照)。

【0075】図7(図1および3よりも一そう概略的平面図)は、下記に説明するように、第4方法実施形により製造される本発明の第1実施形による実質的に方形の4つの絶対圧センサアレーを示す。図8(A)～(H)は、連続する工程の結果を説明する、図7のA-A線による断面図である。

【0076】本発明の第4方法実施形においても、単一工程で蒸着した犠牲層の代りに、2工程で蒸着し、こうして第1部分層43'および第2部分層43"からなる犠牲層43'が使用される。

【0077】それ故、形成すべき基板電極42'を含有する第1金属層42を、ガラス基板41上に蒸着し、次いで第1ホトレジスト工程によりパターン形成して、基板電極42'およびそれと結合した第1相互接続路44を形成する(図8(A)参照)。ガラス基板41のうち、1つの表面だけが図8a～8hに、それぞれの断面の下縁として認めることができる。

【0078】この工程後(形成すべき)空洞の高さの最初の部分を規定しかつ形成すべき犠牲層43の第1部分層43'を含有する第1パターン形成可能材料層を、全表面に蒸着させ、こうして第2ホトレジスト工程により、基板電極42'を完全に覆うようにパターン形成する(図7および図8(B)参照)。

【0079】(形成すべき)空洞48の高さの残部を規定し、形成すべき犠牲層43の第2部分層43"を含有する第2パターン形成可能材料層を、全表面に蒸着し、こうして第3ホトレジスト工程により、第1部分層43'を完全に覆いかつ直径の反対側の2つのコーナ延長部を有するようにパターン形成する(図7および図8(C)参照)。こうして、第2部分層43"は第1部分層43'のまわりに、ガラス基板に強固に付着している被覆範囲431を有する。

【0080】望ましくは、第2部分層43"は第1部分

層よりも薄い。それ故、全犠牲層43はその高さが段状になっている。

【0081】次に、ダイヤフラム45'を含有する第1絶縁層45を、全表面に蒸着して(図7および図8

(D)参照)、先行工程後なお露出しているガラス基板41の区域に強固に付着するようにする。第1絶縁層45中へ、犠牲層43へエッティング剤を引き続いて適用するための開口430を、第2部分層43"の被覆範囲430中のコーナ延長部上にエッティングする(図7および図8(E)参照)。

【0082】絶縁層45がSiO<sub>x</sub>からなる場合、エッティングは望ましくはCF<sub>x</sub>-O<sub>x</sub>プラズマ中で実施される。このエッティングの間、第2部分層43"はガラス基板が表面でエッティングされるのを防止する。

【0083】全表面に次いで蒸着したホトレジスト層中に、その開口が形成すべき頂部電極46'およびそれと接続した第2相互接続路47と合致しかつ基板電極42'を整合しているホトレジストマスクを形成する。

【0084】次いで、ホトレジストマスクの全表面を、頂部電極46'および第2相互接続路47で被覆する。次に、第2金属層のオーバレイ部分を有するホトレジストマスクを剥離工程によって除去する。これは図8(F)に示されている構造を生じ；頂部電極46'および第2相互接続路47が残留する。

【0085】次いで、犠牲層43を、開口430を通して垂直エッティングおよび横方向エッティングすることにより除去して、犠牲層43の個所でダイヤフラム45'の下に空洞48が形成する。これは2工程で行なわれ、その第1工程は開口430近くの第2部分層43"の一部だけを除去する。これは、残留する第2部分層43"および第1部分層43'、つまり全犠牲層43を引き続いてエッティングするためのエッティング路を形成する。この工程の結果は図8(G)に認めることができる。

【0086】最後に、開口430、こうして空洞48を、第2絶縁層49を真空中で蒸着することによって気密に密封する(図8(H)参照)。

【0087】第3および第4方法実施形において、犠牲層33および43をそれぞれ2つの部分層33'、33"および43'、43"に分割するのは、ガラス基板31、41から犠牲層33、43への移行部で、絶縁層35、45を、第1および第2方法実施形におけるように、犠牲層の全高を覆う必要はなく、この高さは2つの小さい工程に分割されているという利点を有する。従って、これらの移行部におけるそれぞれの絶縁層35、45の厚さは一そう均一である。さらに、開口330、430は、第2方法実施形における開口230より良好に気密に密封することができる(図3および図4参照)。

【0088】第1方法実施形は2つのホトレジストマスクまたはホトレジスト工程を必要とし、第2方法実施形は3つのホトレジストマスクまたはホトレジスト工程を

必要とし、第3方法実施形は4つのホトレジストマスクまたはホトレジスト工程を必要とし、第4方法実施形は5つのホトレジストマスクまたはホトレジスト工程を必要とする。

【0089】図9は、本発明の第2実施形による抵抗型絶対圧センサ60の1実施形の概略上面図である。

【0090】抵抗型薄膜絶対圧センサ60はガラス基板および気密に密封された空洞に接するダイヤフラム65を有する。ダイヤフラム65は、空洞の縁のまわりで基板に強固に付着している第1絶縁層の材料からなる。ダイヤフラムは空洞から遠く離れた側で、ピエゾ抵抗半ブリッジまたはピエゾ抵抗全ブリッジ、およびこのブリッジおよびダイヤフラム65を完全に覆いかつたダイヤフラム下方の空洞を気密に密封する第2絶縁層を支持する。

【0091】図9には、4つのピエゾ抵抗611、612、613、614からなる全ブリッジ61が示されている。相対するピエゾ抵抗は構造が同じであり、ピエゾ抵抗611、613は、圧力が適用されたときに圧縮されるダイヤフラム65の範囲内にあり、ピエゾ抵抗612、614は、圧力が適用された場合に膨脹するダイヤフラム65の範囲内にある。

【0092】ダイヤフラム65の縁において、4つのピエゾ抵抗は、相互接続路62によって相互に連結されて全ブリッジを形成し、相互接続路はダイヤフラム65の外部で基板上へ延びている。

【0093】本発明の第2実施形による絶対圧センサを製造するためには、上記に説明した方法実施形を、次の変更を加えて使用することができる：基板電極は必要でない、基板電極を蒸着およびパターン形成する工程は省略される。頂部電極を蒸着およびパターン形成する工程の代りに、全または半ブリッジのピエゾ抵抗およびその接続路を形成する。

【0094】本発明の上記説明を通して、言語および定義の便宜上、用語“ダイヤフラム”は、頂部電極および第2絶縁層のような他の層がその上に蒸着されるとしても、パターン形成された第1絶縁層のみを意味する。もちろん、絶対圧センサのキャパシタンス-または抵抗-圧力特性は、全ダイヤフラム構造とその全層のたわみ特性によって決定される。

#### 40 【図面の簡単な説明】

【図1】第1方法実施形により製造された、本発明の第1実施形による4つの容量型絶対圧センサアレーの平面図

【図2】図1に示すセンサの製造工程の説明図、(A)は図1のA-A線断面図、(B)はB-B線断面図、(C)はB-B線断面図、(D)はB-B線断面図、(E)はB-B線断面図、(F)はA-A線断面図、(G)はB-B線断面図、(H)はA-A線断面図

【図3】第2方法実施形により製造された、本発明の第1実施形による4つの容量型絶対圧センサアレーの平面

図、(A)は図1と異なる層をハッチングで示し、

(B)は完成したセンサの平面図

【図4】図3に示すセンサの製造工程の説明図、(A)

～(H)は図3のA-A線断面図

【図5】第3方法実施形により製造された、本発明の第1実施形による4つの容量型絶対圧センサアレーの平面図

【図6】図5に示すセンサの製造工程の説明図、(A)～(H)は図5のA-A線断面図

【図7】第4方法実施形により製造された、本発明の第1実施形による4つの容量型絶対圧センサアレーの平面図

【図8】図7に示すセンサの製造工程の説明図、(A)～(H)は図7のA-A断面図

【図9】本発明の第2実施形による抵抗型絶対圧センサの平面図

【符号の説明】

11, 21, 31, 41 ガラス基板  
12, 22, 32, 42 第1金属層

\* 12', 22', 32', 42' 基板電極

13, 23 パターン形成可能材料層

13', 23', 33, 43 牺牲層

14, 17, 27, 34, 37, 47 相互接続路

140 基板電極接触パッド

15, 19, 25, 29, 35, 39, 45, 49 絶縁層

15', 25', 35', 45', 65 ダイヤフラム

16', 26', 36', 46' 頂部電極

18, 28, 38, 48 空洞

170 頂部電極接触パッド

20, 30, 40, 50, 60 絶対圧センサ

24 コーナバッド

230, 330 開口

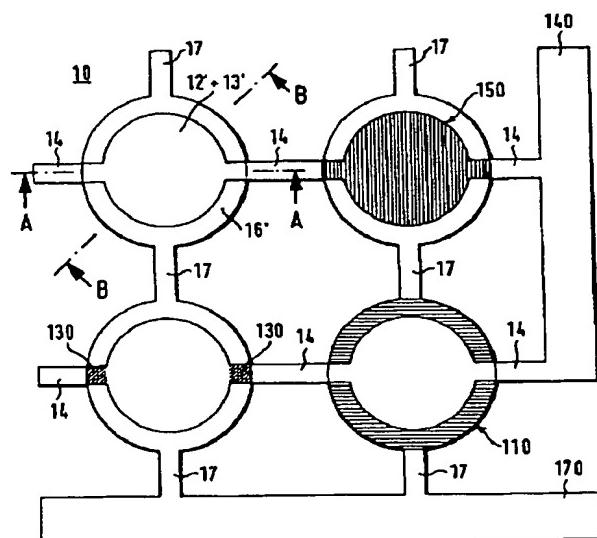
20, 30 絶対圧センサ

33', 33'', 43', 43'' 部分層

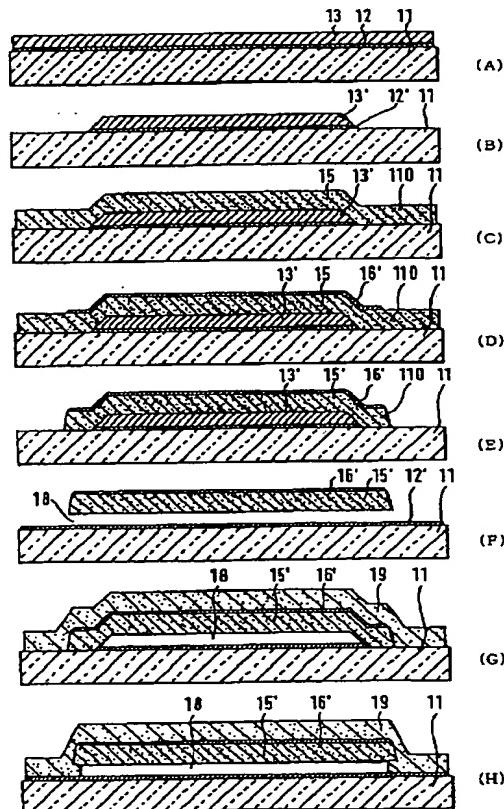
310 コーナ延長部

611, 612, 613, 614 ピエゾ抵抗

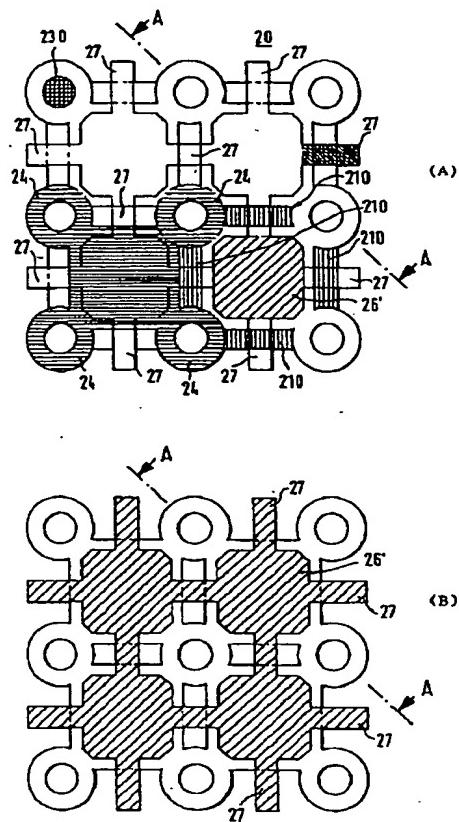
【図1】



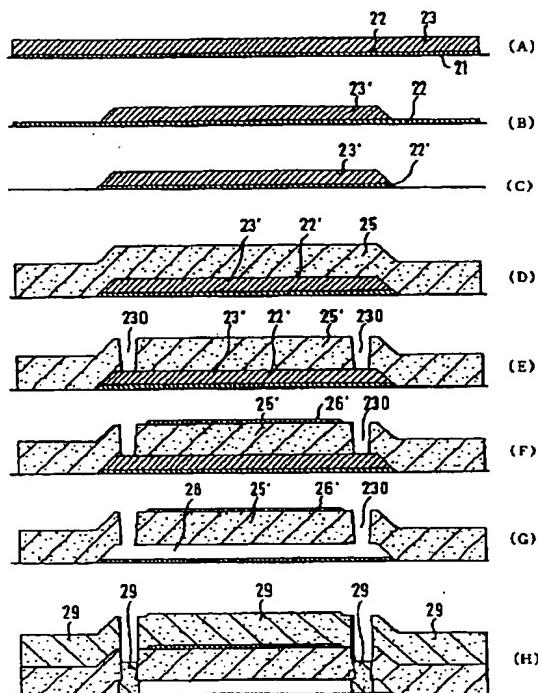
【図2】



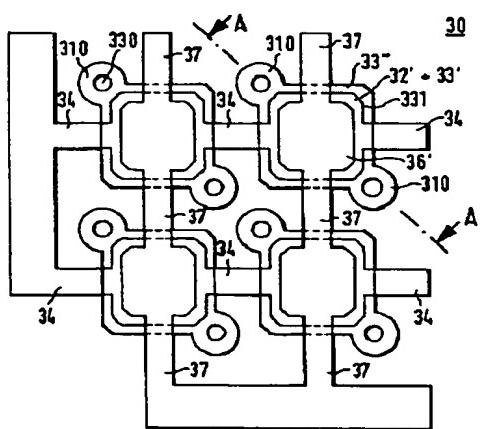
[図3]



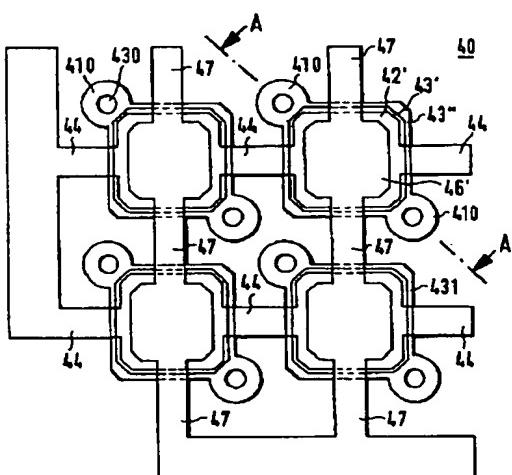
〔図4〕



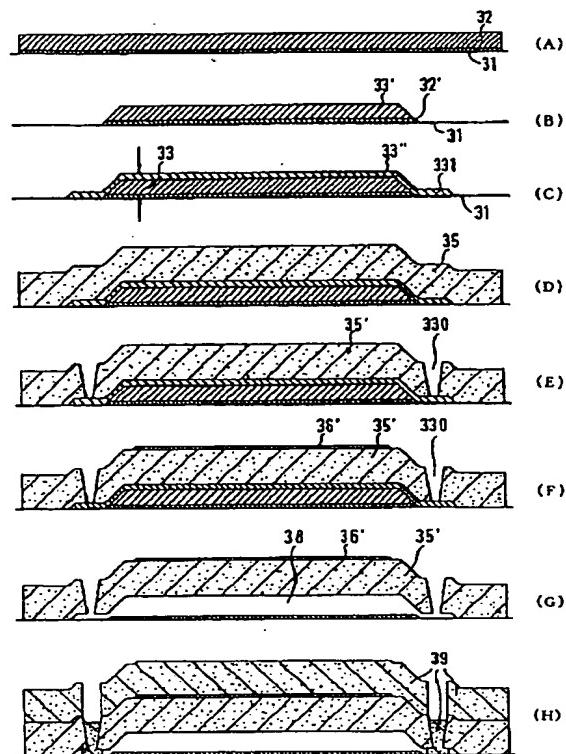
[图 5]



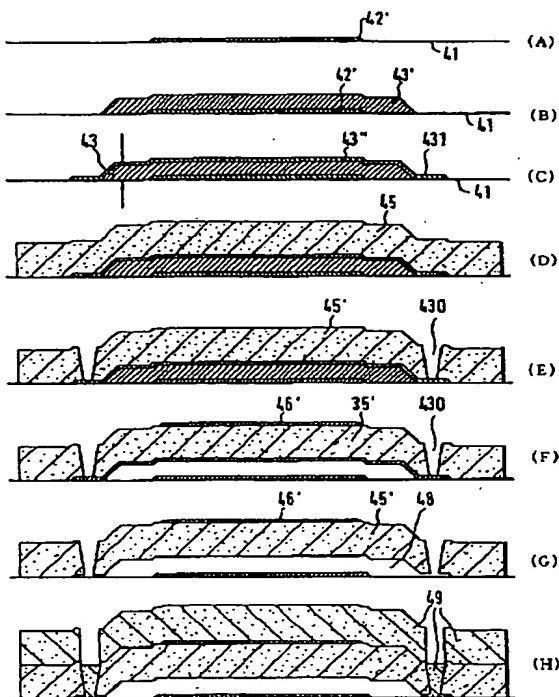
[図7]



【図6】

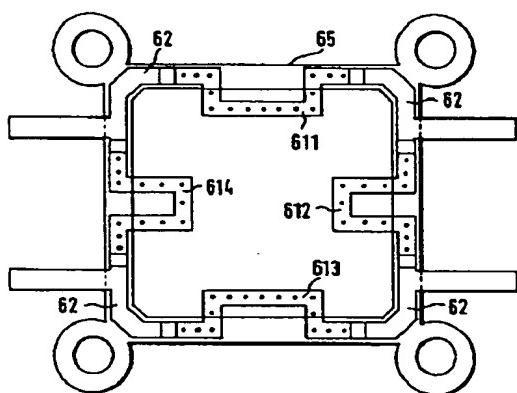


【図8】



【図9】

60



## フロントページの続き

(72)発明者 マソウド ハビビ  
ドイツ連邦共和国 シュトゥットガルト  
フリードリヒエーベルトーシュトラーセ  
112  
(72)発明者 エルнст リューダー<sup>1</sup>  
ドイツ連邦共和国 シュトゥットガルト  
カウルバッハヴェーク 3ア-

(72)発明者 トラウゴット カルファス  
ドイツ連邦共和国 グロースボトヴァール  
ゴーテンシュトラーセ 7  
(72)発明者 フランク ヘーグナー  
ドイツ連邦共和国 レールラッハ クリシ  
ヨナシュトラーセ 41  
(72)発明者 ゲオルク シュナイダー  
ドイツ連邦共和国 ショップフハイム ター  
ルシュトラーセ 55